

Family list

1 family member for: **JP10319872**
Derived from 1 application

1 ACTIVE MATRIX ORGANIC LIGHT EMITTING DIODE DISPLAY DEVICE

Inventor: DAVID K FAULK; STREET ROBERT A

Applicant: XEROX CORP

EC:

IPC: H05B33/26; G09F9/33; H01L51/50 (+11)

Publication info: JP10319872 A - 1998-12-04

Data supplied from the esp@cenet database - Worldwide

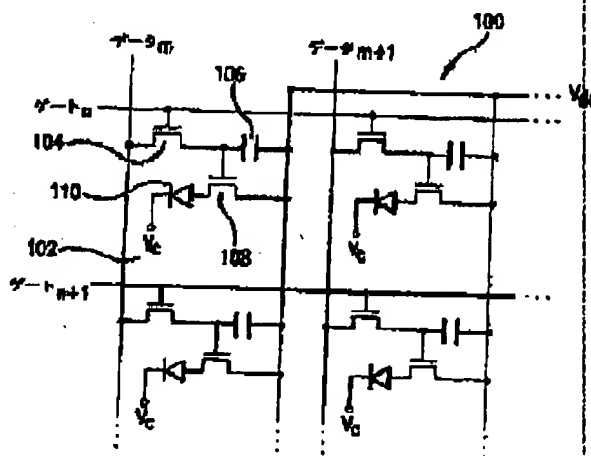
ACTIVE MATRIX ORGANIC LIGHT EMITTING DIODE DISPLAY DEVICE

Patent number: JP10319872
 Publication date: 1998-12-04
 Inventor: DAVID K FAULK; STREET ROBERT A
 Applicant: XEROX CORP
 Classification:
 - International: H05B33/26; G09F9/33; H01L51/50; H05B33/12;
 H05B33/14; H01L27/32; H05B33/26; G09F9/33;
 H01L51/50; H05B33/12; H05B33/14; H01L27/28; (IPC1-
 7): G09F9/33; H05B33/26
 - european:
 Application number: JP19980003037 19980109
 Priority number(s): US19970785232 19970117

Report a data error here

Abstract of JP10319872

PROBLEM TO BE SOLVED: To obtain an inexpensive device in which three-dimensional collection can be easily performed and manufacturing can be performed in room temperature by making constitution in which a pixel has a pass transistor and a driving transistor supplying a continuous driving current to an organic light emitting diode in accordance with a data signal from a pass transistor. **SOLUTION:** This display device comprises two dimension array having a pixel electronic system including a gate line, a data line, and a pixel 102. Each pixel 102 has a pass transistor 104 receiving a data signal from one of the data line and passing through and a driving transistor 108 operating in accordance with a data signal from the pass transistor 104 and supplying a continuous driving current in accordance with the data signal to an organic light emitting diode 110. This data signal controls a continuous driving current, when the driving transistor 108 is operated by a data signal, the organic light emitting diode 110 receives the continuous driving signal and emits light.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-319872

(43) 公開日 平成10年(1998)12月4日

(51) Int. Cl. °

識別記号

F I

G09F 9/33

G09F 9/33

M

H05B 33/26

H05B 33/26

Z

審査請求 未請求 請求項の数 1 O L (全10頁)

(21) 出願番号 特願平10-3037

(22) 出願日 平成10年(1998)1月9日

(31) 優先権主張番号 08/785,232

(32) 優先日 1997年1月17日

(33) 優先権主張国 米国 (US)

(71) 出願人 590000798

ゼロックス コーポレーション

XEROX CORPORATION

アメリカ合衆国 06904-1600 コネティ

カット州・スタンフォード・ロング リッ

チ ロード・800

(72) 発明者 デビット ケー フォーク

アメリカ合衆国 カリフォルニア州 パロ

アルト ウィルキー ウェイ 4276 ア

パートメント ディー

(72) 発明者 ロバート エー ストリート

アメリカ合衆国 カリフォルニア州 パロ

アルト ラバラ アベニュー 894

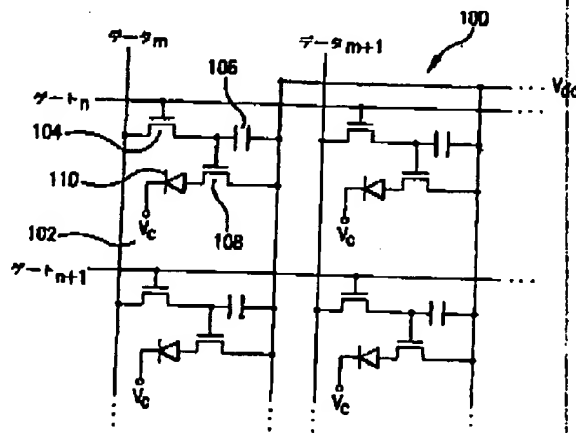
(74) 代理人 弁理士 吉田 研二 (外2名)

(54) 【発明の名称】 アクティブマトリクス有機発光ダイオード表示装置

(57) 【要約】

【課題】 発光素子の三次元集積及び室温製造が可能な低廉なアクティブマトリクス発光表示装置を提供する。

【解決手段】 表示装置は、有機発光ダイオード (OLED) のアクティブマトリクスアレイを動作させるための回路を備える。アクティブマトリクスOLED表示装置は、駆動トランジスタの導通を制御してOLEDに定電流を供給するアモルファスシリコンまたはポリシリコンのバスタランジスタを使用する動的なアナログメモリを組み込む。LCD装置とは異なり、OLEDは、連続駆動電流にตอบสนองして光を発する。OLED回路を使用するフラットパネル表示装置は、バックライトが要らないため、従来のLCD装置よりもはるかに薄い。発光装置を既存の回路の上に配置できることが、無機LEDでは不可能である三次元集積を可能にし、ほぼ100%の充填率を有する構造の設計を可能にする。アクティブマトリクスOLED表示装置はまた、ランダムアクセス表示書き込みみに特に適した静的デジタルメモリを使用することができる。



(2)

特開平10-319872

【特許請求の範囲】

【請求項1】 二次元アレイに配設された複数のピクセルと、
それぞれが、前記複数のピクセルの内の対応する一行のピクセルに接続された複数のゲートラインと、
それぞれが前記複数のピクセルの内の対応する一列のピクセルに接続された複数のデータラインと、を含み、
前記複数のピクセルのそれぞれは、
対応するゲートラインに接続され、ゲート信号に応じ、
対応するデータラインから供給される連続駆動電流を制御するデータ信号を通過させるバストラジスタと、
前記バストラジスタが前記データ信号を通過させると、前記データ信号に応じて連続駆動電流を有機発光ダイオードに供給する駆動トランジスタと、
供給される前記連続駆動信号に応じて発光する有機発光ダイオードと、
を有することを特徴とするアクティブマトリクス有機発光ダイオード表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、表示素子、方法、装置及び回路における改良に関する。より具体的には、本発明は、フラットパネル表示装置などに使用されるアクティブマトリクスアレイに有機発光ダイオード(OLED)を使用する改良に関する。

【0002】

【従来の技術】 従来のアクティブマトリクス液晶表示(LCD)装置は、ピクセルごとに短時間(small interval)保持回路を構成することによって動作する。この回路は、ピクセルがリフレッシュされるまで一定の電荷をLCDライトバルブに保持する。マトリクス配置された複数のピクセルの内、同一行の全ピクセルが同時並列に帯電する。一つの行のピクセルが帯電すると、別の行のピクセルが順次に帯電してゆく。表示画面のすべての行を通じてこの手順が繰り返して連続して行われ、画面を連続的にリフレッシュする。

【0003】 表示装置は通常、一つの表示画面に100万個を超えるピクセルを使用することがある。従って、表示画面を16ms(ミリ秒)ごとに(すなわち1秒あたり約60回)リフレッシュすることができるよう、セットポイントを、短時間にピクセルにロードできることが重要である。一定の電荷を保持回路に書き込むには数マイクロ秒しか要しないため、1000以上の行を有する表示画面を16ms以内にリフレッシュすることができる。

【0004】 LCDは、反射光または透過光を用いる場合において、広くその用途が見いだされているが、多くの状況において、自己発光性表示装置が望ましい。換言するならば、LCD装置は、LCDを介して光線を発するバックライトとともに動作するため、フラットパネル

表示装置の厚さがバックライトの厚さによって増大する。加えて、アクティブマトリクスLCDシステムは、偏光光学系と、低い開口率により、光源光の90%までが吸収されてしまい、効率が低いという欠点を抱えている。

【0005】 バックライトをなくせば、フラットパネル表示装置を既存の表示装置よりもはるかに薄くすることができるのでバックライト無しの表示装置を提供することが望まれている。また、より低い駆動装置コスト及びより高い効率で動作し、より薄いパネル表示装置を提供することも望まれている。

【0006】 「Organic Electroluminescent Device」 Science, Vol. 273, 884 (1996年8月16日)によると、一見、無機LEDがすべての点で理想的に思われよう。無機LEDは、優れた量子効率を有し、数ボルトのバイアス電圧しか要さず、すべての色で使用可能であり、非常に信頼性が高い。

【0007】 しかし、無機LEDは、コスト、集積及び温度という三つの主要な問題を抱えている。無機LED表示装置は、カラーマッチングされた個々のLEDからアセンブルしなければならず、個々のLEDを正しく配置し、配線結合しなければならない。各文字が5×7ピクセルを使用する(従って、各色に35個のLEDを使用する)場合、装置の表示文字数が約10~15文字を超えると費用が極端に増大する。無機LEDはまた、一般に、エピタキシャル成長を要し、従って、ピクセル回路を効果的にオーバーレイすることができず、ほぼ100%の充填率を有する装置を得ることはできない。最後に、無機LEDは、室温をはるかに超える高温で加工される。

【0008】 図16は、従来の有機LED1の基本構造を示す。エレクトロルミネセンス活性材料でできた1枚以上の有機膜2が、2個の電極、すなわち低仕事関数陰極6と高仕事関数陽極4との間に挟まれている。高仕事関数陽極4は透明である。直流バイアスの印加状態で、電子が陰極6から有機材料に注入され、空孔が陽極4から有機材料に注入される。電子及び空孔は、印加された電場により、互いに向かって移動して衝突し、発光励起状態を形成する。このエネルギーが、透明な陽極4を通過して放出する光となる。有機膜2は、蒸着、化学的自己アセンブリ(chemical self assembly)、スピンキャストなどによって形成することができる。有機膜2の厚さは、単分子層数枚分から約3,000Åまでの範囲である。

【0009】 「Integrated Multicolor Organic LED Array」と題するNormanらの米国特許第5,424,560号は、ネガ層を設けることによって形成されるOLEDアレイを開示している。複数の異なる色の有機層がネガ層の上でパターン付けされて、選択されたアレイの複数の領域に複数の異なる色のLEDを形成してい

3

(3)

特開平10-319872

る。1個のトランジスタがネガ層の中に一体化されて、外部の接続パッドによって順次に「オン」にされるネガ層の各行に駆動電流を提供する。

【0010】

【発明が解決しようとする課題】しかし、これらの引用例は、発光素子の三次元集積及び室温製造が可能な低廉なアクティブマトリクス発光表示装置を提供するという認識に欠け、或いは実際にそのような装置を提供することができていない。

【0011】本発明は、そこで、三次元集積が容易となり、室温での製造が可能な低廉なアクティブマトリクス発光表示装置を提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明は、ゲートライン、データライン及びピクセルを含むピクセル電子系を有する二次元アレイを含むアクティブマトリクスOLED表示装置を提供する。各ピクセルは、データラインの一つからデータ信号を受け取ってこれを通過させるバストランジスタと、該バストランジスタからのデータ信号に応じて動作し、有機発光ダイオード（以下、OLEDという）に該データ信号に応じた連続駆動電流を供給する駆動トランジスタを有する。データ信号は連続駆動電流を制御し、駆動トランジスタが、データ信号によって動作すると、OLEDがその連続駆動信号を受け取って発光する。

【0013】また、本発明では、該バストランジスタからデータ信号を受け取りそのデータ信号を一旦記憶する記憶手段を設ける構成も好適である。

【0014】各ゲートラインはマトリクス配置された複数のピクセルの内の同一行のピクセルに接続されている。各データラインは同一列のピクセルに接続されている。従って、各ピクセルは、1つのゲートライン及び1つのデータラインによって個々にアドレス指定することができる。

【0015】ここで、上記各バストランジスタ及び駆動トランジスタは、それぞれ、薄膜トランジスタ（TFT）を用いることができる。

【0016】また、本発明の他の態様は、ピクセルごとに、連続駆動電流が駆動TFTを通過してOLEDの陽極に流れ込んだのち、すべてのピクセルに接続された共通の陰極層に流れ込むことを特徴とする。

【0017】この態様の第一の変形では、連続駆動電流が駆動TFTを通過してOLEDの陰極に流れ込んだのち、すべてのピクセルに接続された共通陽極層に流れ込むことを特徴とする。

【0018】また上記態様の第二の変形では、OLEDの陽極を通過して陰極層に流れ込んだのちに駆動TFTを通過して流れる連続駆動電流を提供する。また第三の変形では、OLEDの陰極を通過して陽極層に流れ込んだのち、駆動TFTを通過して流れる連続駆動電流を提供す

る。

【0019】各ピクセルに記憶手段を設ける場合、該記憶手段は、アナログデータ信号を記憶するコンデンサであってもよい。或いは、記憶手段は、素子が電力を受ける限りデジタルデータ信号を保持する静的セルであってもよい。

【0020】また、本発明の他の態様は、ゲートライン、データライン及びピクセルを含むピクセル電子系の二次元アレイを有するアクティブマトリクスOLED表示装置を動作させる方法に関する。この方法は、ピクセルごとに、ゲートライン信号によってバストランジスタを動作させ、データ信号をデータラインからバストランジスタに供給し、該バストランジスタを通過したデータ信号を記憶し、データ信号を駆動トランジスタに送出し、そのデータ信号によってOLEDへの連続駆動電流を調整し、OLEDから光ビームを放射させるものである。

【0021】

【発明の実施の形態】以下、本発明の理解をより完全とするために、本発明の好適な実施の形態（以下、実施形態という）について、図面を用いて説明する。なお、各図において、図中、同様な符号が同様な部品を表している。

【0022】以下に詳述するように、本発明は、アナログまたはデジタルメモリを使用してOLEDのアクティブマトリクスアレイを動作させるための回路を提供する。必要ならば、既存のOLED特性を用いてほぼ線形の発光挙動を満たすことができる。すべての性能測定が連続したOLEDの改良によって利益を受ける。LCD装置に必要である照明装置をなくすことにより、既存のバックライト表示装置よりもはるかに薄いフラットパネル表示装置が可能である。発光層を既存の回路の上に配置できることが、ほぼ100%の充填率をもつ構造の設計において三次元集積を可能にする。これは、一般にエピタキシャル成長を要し、ひいては、このタイプの三次元集積ができない無機LEDに勝る利点である。単色またはカラーの動作が前面または背面発光設計のいずれかで可能である。ピクセル回路のレイアウトは、種々の優先項目、例えば最大充填率、カラー処理、製造しやすさまたは操作しやすさに依存して最適化することができる。

【0023】OLEDは現在、典型的な発光表示装置の発光輝度（300cd/m²）の30倍を超える発光輝度（>10,000cd/m²）が可能である。これらの素子の寿命を延ばす急速な進歩が素子の寿命を10,000時間超に延ばした。現在OLEDの300cd/m²での面積あたりの電力消費は、約0.04W/cm²であり、これは表示装置の用途における電力消費の好適範囲にある。輝度、耐久性及び効率におけるさらなる改良が期待される。例えば、表示装置の輝度は、表示装置全体に置かれる平面マイクロレンズアレイに対する発光の立体

5

(4)

特開平10-319872

6

角を調節することにより、おそらくさらに高めることができる。

【0024】蓄積された電荷がライトバルブの状態をセットするアクティブマトリクスLCD装置とは異なり、OLEDは、連続駆動電流にตอบสนองして光を発する。高解像度OLED表示装置を駆動するには、表示装置のフレーミング期間を通じて各ピクセルダイオードがプログラム可能な順方向バイアス電流を受けることを要する。例えば、60Hz表示装置の場合、フレーミング期間は約16msである。アナログまたはデジタルメモリを用いて、フレーミング期間中のピクセル状態を記憶することができる。

【0025】【実施形態1】図1は、ピクセル状態を記憶する実施形態1に係るアナログ駆動回路を示す。アナログ駆動回路100の各ピクセル102は、バスタFT104、コンデンサ106、駆動TFT108及びOLED110を含む。一つの列のバスタFT104がゲートラインnによって「オン」にされる。オンになると、行nの列mのバスタFT104は、データラインmからの電圧レベルをピクセル102のコンデンサ106に記憶させる。行nのバスタFT104がゲートラインnによってオフにされたのち、駆動TFT108のゲートラインnに入力された信号が、現在のフレーミング期間中、OLED110への電流を調整する。アナログ駆動回路100では、電流は、駆動TFT108を通過してOLED110の陽極に流れ込んだのち、アナログ駆動回路100のすべてのOLED素子110に接続された共通陰極層に流れ込む。

【0026】駆動TFT108のゲートキャパシタンスがフレーミング期間全体を通じて信号を保持するのに十分であるならば、コンデンサ106を省くこともできる。しかし、コンデンサ106を含めることには利点がある。駆動TFT108のゲートキャパシタンスは、おそらく、信号を必要な期間保持するのには不十分である。加えて、バスタFT104が切り換えられると、その寄生キャパシタンスが駆動TFT108のゲートの電圧レベルに変化を生じさせ、正しいゲート電圧を印加することを困難にする。このように、コンデンサ106を含めるさらなる利点は、この寄生キャパシタンスの影響を減らすことにある。

【0027】図1のアナログ駆動回路100を実現するのに使用される4ピクセル交差部の好ましい例を図2に

$$V_{s, \dots} = I_{s, \dots} \cdot \tau_{s, \dots} / C_{s, \dots}$$

ただし、 $I_{s, \dots}$ は漏れ電流であり、 $\tau_{s, \dots}$ はフレーミング期間であり、 $C_{s, \dots}$ はピクセルキャパシタンスである。

【0032】グレーレベル (Grey Level) 解像度は、一部、この誤差によって決定されることがある。例えば、ピクセルセルの電圧が約8ボルトの有用なプログラミング範囲に及ぶならば、200のグレーレベルを有す

示す。図2は、2枚の金属層、ポリシリコン層及び回路コンタクトを示す。第一の金属層は、陽極112、114、116及び118、データライン120、Vddライン124ならびにコンタクト126及び128を含む。第二の金属層は、ゲートライン122及びコンデンサ106の一方のプレートを含む。コンデンサ106のもう一方のプレートはVddラインによって形成される。ポリシリコン層はバスタFT104及び駆動TFT108を含む。コンタクト126はバスタFT104をコンデンサ106に接続する。コンタクト128は駆動TFT108をOLED110の陽極118に接続する。

【0028】この配置形態は、トップゲートまたはボトムゲートのTFTをバスタFT104及び駆動TFT108として使用することを可能とする。コンデンサ106が必要ならば、このコンデンサ106はVddライン124の上にじかに製造することができるため、実質的な追加区域を要しない。上述したように、これは、一般にエピタキシャル成長を要し、ひいては、このタイプの三次元集積ができない無機LEDに比較してOLEDが優れる点の一つである。素子の配置形態、それらの製造に用いられる層及び加工方法に関して本明細書に記載する回路の実現に可能なレイアウト変形が数多くある。図2で述べる説明には限定されない。

【0029】Vddライン124は、ゲートライン122またはデータライン120に対して並行に配置することもできる。この実施形態1では、データライン120の固有キャパシタンスを最小限にするため、Vddライン124はデータライン120に対して並行である。

【0030】バスタFT104は、フレーミング期間を通じて、安定なゲートバイアスを駆動TFT108に保持することが好ましい。つまり、バスタFT104は、フレーミング期間中駆動TFT108のゲート電圧を安定して維持することが可能であることが好ましい。他のピクセル列が駆動されている間、バスタFT104に通じるデータラインが変動する可能性がある。従って、フレーミング期間中、電荷がメモリセルの中に漏れる、またはメモリセルの外に漏れるおそれがある。セル中の電圧誤差 $V_{s, \dots}$ は次式(1)によって求められる。

【0031】

【数1】

... (1)

るためには、電圧誤差を、悪くとも、約40mVより良くなるよう(約40mV未満)に制御しなければならない。トランジスタの漏れ電流は、TFTを狭くすることによって最小限にすることができる。例えば、 $30 \text{ cm}^2/\text{V} \cdot \text{sec}$ の移動度で、 $300 \text{ fA}/\mu\text{m}$ の漏れ電流の $5 \mu\text{m} \times 15 \mu\text{m}$ のポリシリコンTFTは、コンデンサ106の容量が約0.5pFであることを要する。図2において上

7

述したように、コンデンサ106は、V_{dd}ライン124の上または下にじかに製造することができるため、さらなる領域は必要はない。TFTの漏れをさらに制御するもう一つの方法は、バストラジスタ104にダブルゲートTFTを使用することである。

【0033】16msのフレーミング期間内にピクセルセル102にデータを書き込むのに使用可能な時間の長さは、表示装置のラインタイム、つまり各ラインの選択期間に依存する。ディスプレイの幅が480ラインの場合、この時間は約32マイクロ秒である。帯電時間と増幅器処理時間 (amplifier settling time) とを合わせた時間がこの制限時間内に収まらなければならない。一般に、ポリシリコンTFTを用いる場合、好ましいオン電流が得られるため、帯電時間は問題にならない。ポリシリコンを用いる場合、漏れが、表示装置の設計に関する主要な問題になりがちである。アモルファスシリコンTFTを用いる場合、移動度は「オン」状態でポリシリコンより低く、漏れもまたより低い。

【0034】ピクセルセル帯電時間は、セルが、その初期状態で高として書き込まれているか低として書き込まれているかに依存する。NMOSTランジスタゲートは本来、論理0 (low) 状態を通し易く、論理1 (high) を通過を減らす (degrade) ため、この非対称性が生じる。図3は、上記に概説した特性を有するバストFTFTに関し、データをコンデンサ106に0.5pF書き込む場合のこの効果を説明する。図3に示すように、4V信号の書き込み時間は1マイクロ秒に満たないが、12V信号の書き込み時間は4マイクロ秒を超える。いずれの時間も32μsの許容帯電時間の範囲内に十分ある。より速い高レベル帯電時間が必要であるならば、ゲートライン「オン」電圧を増大すればよい。あるいはまた、NMOSバストFT104の代わりにCMOS双方向トランジスタを使用してもよい。但し、CMOSを採用した場合、設計及び加工が複雑になる。

【0035】現在、アモルファスシリコン素子とポリシリコン素子とを同じガラス基板上でモノリシックに集積することが可能である。これにより、バストFTFT用のアモルファスシリコンの好ましい低漏れ電流特性と、駆動TFT用のポリシリコンにおいて可能な、好ましい高い「オン」電流とを組み合わせることが可能となる。バストFT104がアモルファスシリコンとポリシリコンとの混成物から構成されれば、バストFT104は、コンデンサ106を小さくする、またはなくすることができるほどその漏れ電流を低くすることができる。しかし、ポリシリコンバストFT104を用いて得られるものに匹敵しうる帯電時間を達成するためには、より幅の広いアモルファスシリコンバストFT104が必要になるかもしれない。当然これはより多くの領域を消費し、ひいてはピクセルの充填率を下げる可能性はある。

【0036】アクティブマトリクス表示装置のアナログ

(5)

特開平10-319872

8

駆動回路100の一つの好ましい例は、300cd/m²で白色光を発する72SPIアレイのピクセルを使用する。各ピクセルは、12ボルトで約35マイクロアンペアの最大電流を必要とする。電流及び電圧の必要条件は、幅30μm、長さ15μmのサイズで、30cm²/V・secの移動度を有するポリシリコン駆動TFT108を用いて容易に満たすことができる。このサイズは、72SPIピクセルの領域のごく一部でしかない。ピクセルサイズが縮小するため、電流の必要条件、ひいては駆動トランジスタの幅もまた縮小する。トランジスタ占有面積は、TFTの幅wと長さlとの比率w/lを変化させ、アレイの駆動電圧を調節することにより、ある程度はさらに最適化することができる。

【0037】明かに、ピクセル設計におけるTFTの寸法及び駆動電圧の実際の設計選択は、TFT及びダイオード特性の詳細なモデルを要する。例えば、バストラジスタの漏れが、仕様の範囲内でもっとも達成し難いパラメータであるならば、データラインにおける電圧スイングを最小限にして漏れを減らすべきである。これを実行する一つの方法として、必要な信号電圧スイングを減らすため、駆動TFT108の幅を広げる方法がある。

【0038】OLEDは、すべてのダイオードと同様、本来は非線形素子である。OLEDは、電流が電圧依存性を示し、この依存性は、ほぼ指数関数的であるが、電力法則依存性にほぼ従っている。換言するならば、電圧における小さな変化が、電流、ひいてはダイオードのバイアス点に依存するOLEDの明るさにおける大きな変化を生み出す。図4は、典型的なOLEDと、30cm²/V・secの移動度を有し、幅30μm、長さ15μmであるポリシリコンTFTとを72SPIのピクセルアレイに配したものに、15ボルトのV_{dd}を加えた場合において、何種類かのゲート電圧に対する負荷ライン (load line) 特性を示す。4~12ボルトのドレインソース電圧では、セッポイント、TFTの飽和状態から直線期間まで異なる。

【0039】図5は、図4に使用するものと同じ条件下で、ダイオード電流I_d、及びダイオード輝度L_dを駆動TFTゲート電圧の関数として示す。ダイオード及びTFTの非線形性にもかかわらず、0~300cd/m²の所望の範囲のゲート電圧に関し、4~12ボルトのゲートバイアスで、明るさの挙動は線形に近い。これは、データラインを駆動するのに使用されるデジタル・アナログ変換器が、通常、各グレーレベルあたり一定の電圧間隔で電圧スイングを発生するため、表示装置の設計上非常に有利な特徴となり得る。データライン電圧の等しい増分が所望の輝度範囲にわたり、光の強さの等しい増分を生じさせるようにピクセルを設計することにより、データ駆動電子系からの使用可能なある数のグレーレベルを適切に利用することができる。従って、この回路は、高レベル及び低レベルでダイオードを駆動す

9

ることができるだけでなく、適度な補正のみによるグレースケール制御が可能であることが示される。

【0040】図5はまた、もう一つの重要な特徴を示す。ダイオード電流は、バイアスの印加とともに急速に増大し、小さなバイアス誤差によっても潜在的な焼き尽きの危険をもたらす。しかし、「オン」状態にある駆動TFT108のチャネル抵抗が好適にも保護抵抗として作用する。これは、ダイオードを通過する電流が指数関数的に増大することを防ぐ。換言するならば、「オン」の駆動TFT108のチャネル抵抗は、電流が電圧の線形変化とともに指数関数的に増大し、ダイオードを焼き尽かせることを防ぐスパイク保護機構として作用する。実際、ダイオード電流は、約5ボルトを超えると線形に満たない上昇しか見せない。

【0041】駆動TFT108はまた、アモルファスシリコンで作製することも可能である。しかし、アモルファスシリコンTFTの低い移動度($0.3\text{cm}^2/\text{V}\cdot\text{sec}$)は、ポリシリコンまたは単結晶シリコンの場合に比べ、より幅の広い、つまり大きい駆動トランジスタが必要であることを意味する。TFTの幅を広くする実際的な限界は、TFTがピクセル領域の大部分を占有し、他の素子の余地を残さなくなる点である。しかし、アモルファスシリコンTFTの「オン」電流は、数百 cd/m^2 のオーダの適度な輝度をアモルファスシリコン駆動TFTで十分に実現することができるほど大きい。さらには、OLED素子がより効率的になるにつれ、より小さなアモルファスシリコン駆動TFTのダイオードへの使用及びより高い輝度が実施可能になる。

【0042】図6～図10は、アナログ駆動回路100の5種の変形を示す。

【0043】図1及び図6の回路100及び300には、ピクセルレベルでダイオードコンタクトの一つが回路の残り部分と分けられており、全てのダイオードに共通であるという利点がある。これは、有機層と、図1の陰極層または図6の陽極層の形成を妨げることをない設計を可能にする。さらには、これは、さらなるラインをピクセルに設けることを回避させる。

【0044】図7及び図8のアナログ駆動回路400及び500は、ピクセルレベルで、ダイオードの両側が回路と電気的に接続されているため、その点に関しては余り好ましくはない。これは、余計な配線がより多くの基板領域を占有するためだけでなく、配線の配置形態が、有機層をパターンニングしてビア(vias、孔)及びコンタクトを設けることを要し、有機発光ダイオード材料においては、このビア等を設ける手法が十分に確立されていないためである。

【0045】図9及び図10のアナログ駆動回路600及び700は、図1及び図6の回路100及び300とはわずかに異なる。図9のアナログ回路600は、NMOSトランジスタ104及び108の代わりにPMOS

(6)

特開平10-319872

10

トランジスタ604及び608を使用する。同様に、図10のアナログ回路700は、NMOSトランジスタ304及び308の代わりにPMOSトランジスタ704及び708を使用する。PMOSトランジスタのゲートラインは「high」にセットされ、データをPMOSトランジスタを通過させる際には「low」に下げられる。

【0046】PMOSは、図9に示すように、装置上で、同一の陰極を共用するダイオードに特に適した技術である。理由は、駆動TFTのチャネルコンダクタンスがゲート-ソース電圧差によって決まり、TFTのソース側が安定な基準電圧に接続されているからである。ダイオードを「オン」にすることは、ゲート-ソース電圧に影響しない。これは、駆動TFTのソースがOLEDの陽極に接続されている図1とは対照的である。図1の場合には、「オン」状態にあるダイオードでの電圧降下がゲート-ソース電圧を下げる。これは「ソース退化(source degeneration)」として知られる効果である。駆動TFTの方がオンにしやすいため、ソース退化をなくした設計により、より低い信号電圧、及びより小さなTFTを使用して、表示装置中に同じ輝度レベルを達成することができる。

【0047】図11及び図12は、アナログ駆動回路100のさらに別の2種の変形例を示す。図11及び図12のアナログ回路800及び900は、隣接するゲートラインnを駆動TFT808及び908のソース接続に使用、即ち駆動TFTのソースがゲートラインに接続されている。図11に示すように、ゲートラインを使用して該ゲートラインに対応する行の各ピクセルを開き(選択し)、対応する隣接行のOLED810を通る電流の戻り経路を形成することが可能である。従って、ゲートラインnがその対応する行のOLED駆動TFT808にデータを伝送したのち、ゲートラインnはlowになり、アナログ回路800の電流戻り経路になる。

【0048】例えばアナログ回路800が640ライン表示装置のあるピクセルを表すならば、ゲートラインnは、ゲートラインnがlowである639ライン期間中にアナログ回路800の電流を引き込む。電流及びコンデンサリファレンスは、一つのライン期間中で異なるが、光出力が逸脱しているこの時間の量は取るに足りないほどであり、表示装置を見る人の視認性に対して有意な影響を及ぼさない。

【0049】図12のアナログ駆動回路900は、アナログ回路800のNMOSトランジスタ804及び808の代わりにPMOSトランジスタ904及び908を使用する。これは、ダイオードに共通の陰極(現在の方が製造しやすい)の使用が可能となるため有利である。PMOSトランジスタ908のゲートラインnは通常はhighにセットされ、データを書き込むときにlowにされる。従って、ゲートラインnは通常、電流を

11

(7)

特開平10-319872

12

OLED 910に供給するために使用される。

【0050】現在、OLEDに適用することができる何百種もの公知の有機化合物が、ポリマー化合物及び分子化合物とともに存在する。これらの化合物に基づくすべての素子は、TFTによる励起に適した電気的特性を有するため、本発明は、まだ調査されていないものを含め、そのような化合物すべてに当てはまる。本発明のOLEDは、発光体物質、例えばポリ〔2-メトキシ-5-

(2'-エチル-ヘキシルオキシ)-1,4-フェニレンビニレン〕(MEH-PPV)またはトリス(8-ヒドロキシ)キノリンアルミニウム(AIQ)を使用することができる。正孔注入物質、例えばN,N'-ジフェニル-N,N'-ビス(3-メチルフェニル)-1,1'-ビフェニル-4,4'-ジアミン(TPD)もまた、さらなる電子輸送層、ドーパント、電解質、緩衝層などと同様、適用することができる。TPDのような物質は、インジウムスズ酸化物(ITO)によって形成される陽極層の仕事関数に十分に近した電子親和性を有する。ITOは透明に製造することができるため、通常、OLED 110の陽極側が、光放射側である。陰極コンタクトは、例えば、不透明な金属導体、例えばアルミニウム、カルシウムまたはマグネシウム銀である。OLED表示素子を構成する場合、OLED 110がおそらくは最後に製造されるため、アナログ駆動回路100は、背面発光表示装置に使用される可能性が非常に高い。この構成において、潜在的にもろく損傷しやすい陰極コンタクトは、有利な連続層として形成され、ピクセル層でのパターン付けを要しない。図6のアナログ駆動回路300は、100%近い充填率の連続ITO層を有することができる。有利である。

【0051】図13は、例えば図6のアナログ駆動回路300を使用する前面発光表示装置の連続陽極層170に可能な電流経路150及び152を示す。電流は陽極から流れて有機層を通過し、ピクセル化された陰極(ピクセル毎にパターンニングされた陰極)に達し、最後には「オン」の駆動TFT 156に達する。ピクセル駆動回路300は、露出した陰極コンタクト領域160、162及び164の分離されたアイランドを有する表示領域を備えて形成されている。そして、連続する電子伝導層166がコーティングされる。必要ならば、さらなる層(図示せず)を連続する電子伝導層166の上に形成することもできる。そして、連続する正孔伝導層168、例えばTPDを形成する。更に連続する陽極コンタクト層170として、例えばITOを、連続して正孔伝導層168の上に形成する。連続する電子伝導層166の広がり抵抗(spreading resistance、平面方向の抵抗)が低すぎるならば、図示する電流経路152により隣接するピクセルからのクロストーク発光を生じる。隣接するピクセルどうしの相互作用を避けるために必要な条件の一つは、抵抗値が

$$R_{111} < R_{112}$$

を満たすことである。ただし、 R_{111} は、陽極コンタクト層170のシート抵抗であり、 R_{112} は、電子伝導層166のピクセル間抵抗である。

【0052】横方向抵抗つまりピクセル間抵抗 R_{112} は、二つの理由から非常に高い値である。第一は、有機材料は導体として劣り、移動度が低いことである。第二は、連続する電子伝導層166及び場合によって必要となるさらなる電子伝導層が、その動作原理から非常に薄いことが求められる(すなわち、 $<100\text{nm}$)ことである。従って、このような広がり抵抗は、連続する陽極コンタクト層170をパターン付けしないまま残すことができることを保証している。従って、このレイアウトは、当然、前面発光表示装置に向いている。十分なプロセス制御及び適切なマスクセットを用いると、前面発光設計は、図2、7、11及び12に示すピクセル回路の上にOLEDを配置してほぼ100%の充填率の素子を得ることができる。連続する陽極コンタクト層170を陰極材料に代え、十分なマスクセットを使用すると、使用する材料に依存して、反射性、半透明または透明材料を用いた連続する上部電極を有する背面発光設計に適したプロセスが得られる。

【0053】【実施形態2】図14は、OLEDピクセル202にデジタル駆動回路200を使用する本発明の実施形態2の構成を示す。ピクセル202は、ゲートラインn、データラインm、Vdd及びVssへの接続、バスTFT 204、単一ビットのSRAMセル206、駆動TFT 208及びOLED 210を含む。「1」または「0」の2進値は、各ピクセル202に設けられた単一ビットSRAMセル206に記憶される。単一ビットSRAMセル206は、例えば、ポリシリコンNMOSの静的メモリセルである。

【0054】単一ビットSRAMセル206で失われる電荷は、負荷トランジスタを通過する電荷の流れによって復元される。ゲートラインがバスTFT 204を「オン」にして、データラインm上のビット値(「0」または「1」)がSRAMセル206へ書き込まれる。記憶されたビットは、駆動TFT 208のゲートを制御する。駆動TFT 208を「オン」にすると、電流を1個のOLED 210に流すことができる。駆動TFT 208をオフにすると、OLED 210がオフになる。

【0055】この設計はピクセル(202)1個あたり6個のトランジスタを要し、漏れ電流による影響を受けない。従って、この設計は、ピクセル202の状態を無期限に保持する。従って、この実施形態2では、ランダムアクセス法によって表示装置に書き込むことができ、フレーミングサイクルを不要にすることができる。デューティサイクルの変調によってグレイスケールを表示可能とすることもできる。この設計のレイアウトは、より大きな数及び接続度のトランジスタにより、より領域集

13

中であることができる。上記に説明し、図14に説明する態様では、NMOS TFT204、208、212、214、216、218及び共通陰極を用いている。当然、PMOSまたはCMOS及び共通陽極を接続して使用する変形を施しても良い。

【0056】 特定の実施態様を具体的に参照しながら本発明を本明細書に詳細に説明したが、本発明はこれらの実施形態には限定されない。本明細書の目的は、請求項によって定義される本発明の真髄及び範囲に該当するすべての変形、代替及び等価を包含することである。例えば、本発明は、発光ダイオードを使用して像を形成するすべてのタイプの表示装置に適用することができる。このような表示装置には、フラットパネル表示装置、フラット照明装置、計器インジケータ、サインなどがある。

【図面の簡単な説明】

【図1】 本発明の実施形態1のアナログアクティブマトリクスOLEDアレイを示す回路図である。

【図2】 図1の回路を実現するための4ピクセル交差部の好ましいレイアウト例を示す図である。

【図3】 バスTFTの帯電時間シミュレーションを示す図である。

【図4】 OLED及び駆動TFTについての幾つかのゲート電圧における負荷ライン特性を表す図である。

【図5】 図4の負荷特性の解とダイオード電流及びダイオード発光輝度のプロットを含む図である。

【図6】 図1の回路設計の駆動段の第一の変形を示す図である。

(8)

特開平10-319872

14

【図7】 図1の回路設計の駆動段の第二の変形を示す図である。

【図8】 図1の回路設計の駆動段の第三の変形を示す図である。

【図9】 図1の回路設計の駆動段の第四の変形を示す図である。

【図10】 図1の回路設計の駆動段の第五の変形を示す図である。

【図11】 図1の回路設計の駆動段の第六の変形を示す図である。

【図12】 図1の回路設計の駆動段の第七の変形を示す図である。

【図13】 前面発光表示装置の連続陽極層に可能な電流経路を示す図である。

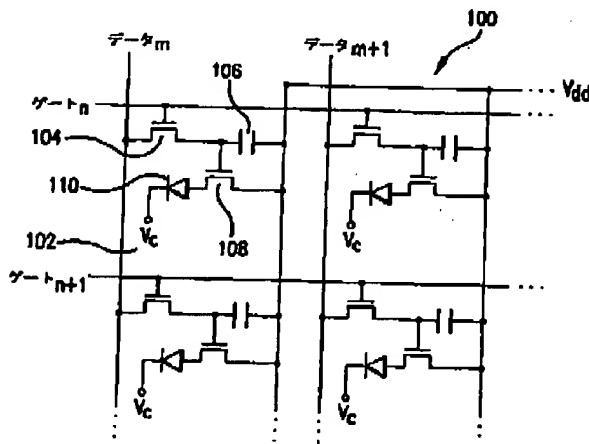
【図14】 本発明の実施形態2のOLEDピクセルのデジタル駆動回路を示す回路図である。

【図15】 従来のOLEDの略図である。

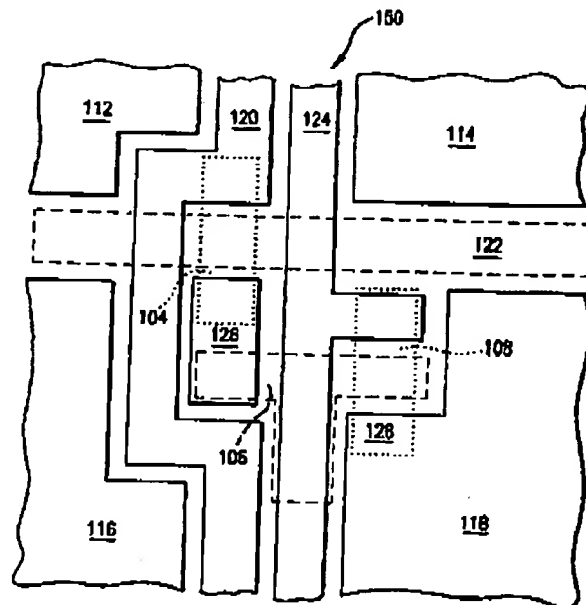
【符号の説明】

100、300、400、500、600、700、800、900 アナログ駆動回路、102 ピクセル、104 バスTFT、106 コンデンサ、108 駆動TFT、110、810、910 OLED、112、114、116、118 陽極、120 データライン、122 ゲートライン、124 Vddライン、126、128 コンタクト、150 電流経路、200 デジタル駆動回路。

【図1】



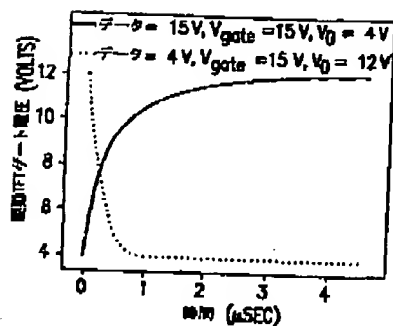
【図2】



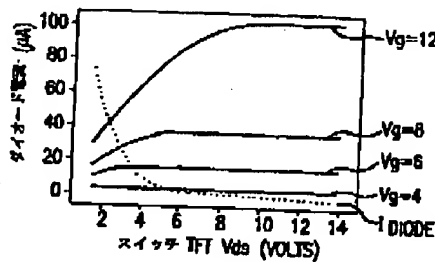
(9)

特開平10-319872

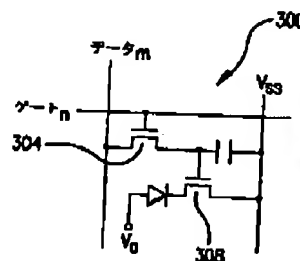
【図3】



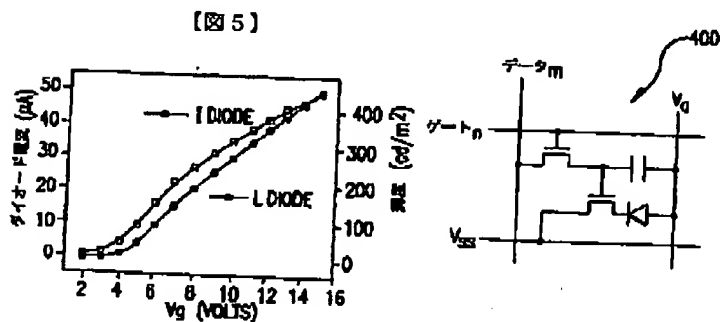
【図4】



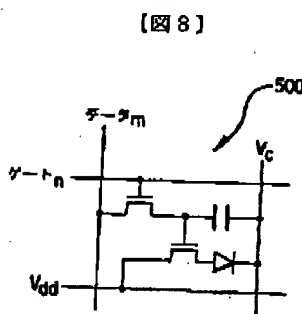
【図6】



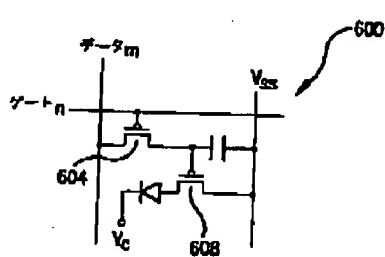
【図7】



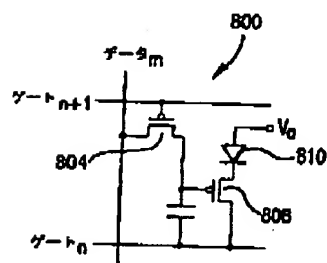
【図10】



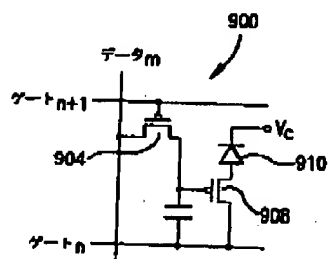
【図9】



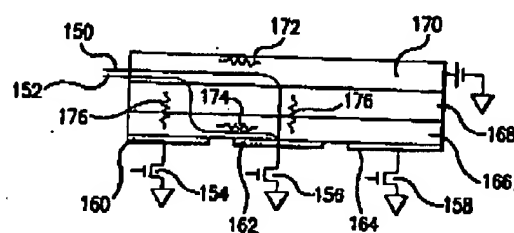
【図11】



【図12】



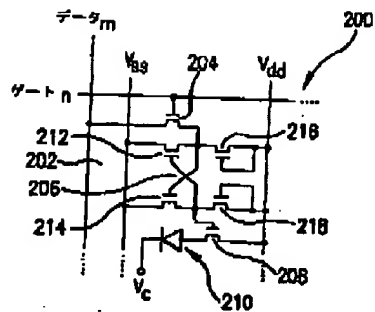
【図13】



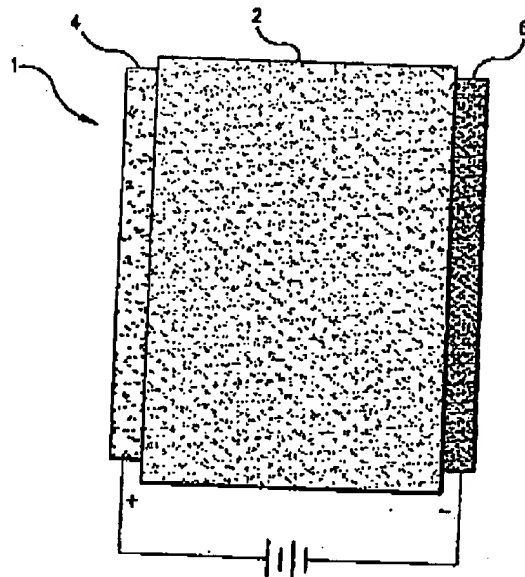
(10)

特開平 10-319872

【図 14】



【図 15】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.